

## BIW 전착도장에서의 컴퓨터 시뮬레이션 적용사례

손 대 홍<sup>1,†</sup> · 정 희 진<sup>1</sup> · 안 승 호<sup>2</sup> · 김 병 수<sup>2</sup> · 김 정 연<sup>2</sup> · 최 병 삼<sup>2</sup><sup>1</sup>(주)카이웨어, 경기도 성남시 분당구 판교로 319번길 13, 530호<sup>2</sup>현대자동차(주)남양연구소, 경기도 화성시 남양읍 현대연구소로 150

(2015년 11월 6일 접수, 2016년 4월 11일 수정, 2016년 4월 11일 채택)

## Introduction of Computer Simulation for BIW Electrocoating Process

DaeHong Sohn<sup>1,†</sup>, HiZean Jung<sup>1</sup>, SeungHo Ahn<sup>2</sup>, ByungSu Kim<sup>2</sup>, JungYeon Kim<sup>2</sup>, and ByungSam Choi<sup>2</sup><sup>1</sup>Caiware co., ltd, Rm. 530, 13, Pangyo-ro 319beon-gil, Bundang-gu, Seongnam-si, Gyeonggi-do, Korea<sup>2</sup>Hyundai Motor Company Co., Ltd, Namyang R&D center, 150, Hyundaiyeonguso-ro, Namyang-eup, Hwaseong-si, Gyeonggi-do, Korea

(Received November 06, 2015; Revised April 11, 2016; Accepted April 11, 2016)

The e-coating to inhibit induced corrosion can deposit a coating not only on the exterior surface but also on the inside of whole metallic components of body-in-white (BIW). But it is difficult to deposit paint films on the inside area because metallic components are multi layered. It may cause shortness of e-coating thickness. The only way to properly verify e-coating thickness is by performing the use of tear-down prototypes. When paint films' thickness is inadequate, a structural modification on each metallic component is needed. Verification of the thickness improvement for a structural modification requires much manual effort and leads to increasing development time. Recently, the simulation technology has been developed to predict the e-coating thickness in e-coating field. By applying the simulation to BIW, improvement in paint thickness quality and shortening of development period are expected. The paper explains a validated solution that allows simulating the effect of design changes to the e-coating thickness and current density, thereby delivering results within a time frame of a few days.

**Keywords :** e-coating, electrochemical process, e-coating simulation, tear-down prototypes, paint bath characterization

## 1. 연구목적

전착도장이란 자동차 차체 (body-in-white, BIW)를 전착도료에 담가 차체의 외관은 물론 내부까지 균일하게 도장하는 공정을 말하며, 전기영동 도장 (electrophoresis coating)이라고도 한다. 장점으로는 방청성이 뛰어나고, 도착효율성이 좋아 비용이 적게 들고, 평활성이 뛰어나 자동차업체에서는 방청용 도료 공정으로 널리 활용되고 있다. 가장 일반적인 전착도장의 라인공정을 Fig. 1에 나타내었다.

전착분야에서는 고려해야 할 중요한 2가지 사항이 있다. 첫 번째는 전착시간이다. 전착시간은 제품의 생산성과 BIW 표면에 부착되는 도료 전착두께와의 관계를 조정할 수 있는

중요한 요소이다. 일반적으로 전착도장에 소요되는 시간은 수 분 정도이다. 또 다른 한 가지는 차체표면에서의 전류밀도 분포이다. 차체표면에서 전류밀도가 낮으면 도장두께 부족분이 발생될 수도 있기 때문이다. 일반적으로 BIW를 이루고 있는 금속패널의 외부에 비해 내부는 구조 보강재 등으로 인하여 금속패널들이 서로 촘촘하게 겹쳐있어서 도료전착이 쉽지 않다. 즉 전류가 쉽게 흐르지 못하여 전류밀도가 낮게 되고 이로 인하여 일부 패널내부에서 도장두께 부족분이 발생된다.

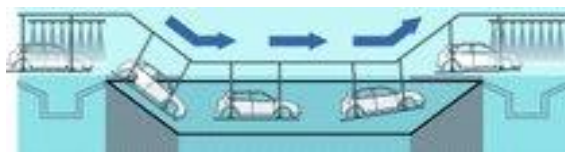


Fig. 1. Overview of typical e-coating process (image: durr-paint).

<sup>†</sup> Corresponding author: willysohn@caiware.com

전착도장분야는 전착진행과정에 대해 컴퓨터시뮬레이션 기법이 표준화되어 있지도, 시뮬레이션이 널리 활용되고 있지도 않은 몇 남지 않은 엔지니어분야 중에 하나이다. 전착도장분야의 엔지니어들은 신제품의 첫 번째 시제품이 제작되기 전에 전착 관련된 업무를 완성해야 한다. 현재까지는 경험에 의존하여 지금까지 진행되어왔다. 차체의 도장두께 부족한 위치를 찾아내고 설계변경을 통하여 개선효과를 검증해야 할 뿐만 아니라 충돌분야, 진동소음분야, 내구분야 등의 동료부서와 설계 협업을 통하여 신제품 개발기간을 줄일 수 있는 컴퓨터시뮬레이션 제품을 대부분의 자동차업체에서는 찾고 있다.

따라서 전착도장분야에 사용될 컴퓨터시뮬레이션소프트웨어는 다음 2가지 조건을 만족하여야 한다. 시뮬레이션 결과에 대한 정확도이다. 도장두께 부족분 여부에 대한 판정은 생산라인과 직접 연계되어 있기 때문이다. 또한 일정기간 내에 시뮬레이션 결과검토가 가능해야 한다. 시제품이 제작되기 전에 업무가 완료되어야 할 뿐만 아니라 동료부서와의 설계협업 때문에 더욱 그러하다.

금번 해석수행에 사용한 컴퓨터 시뮬레이션소프트웨어는 Elsyca회사의 Ecoatmaster제품이다. 적용된 전착라인은 현대자동차의 전착라인 2 군데로서 서로 다른 전착방식으로 서로 다른 전착도료를 사용하고 있으며, 동일한 차체로 적용하였다. 이 논문은 전착진행과정이 어떻게 전기화학 관점으로 설명될 수 있는지 또한 전기화학 관점의 진행내용을 어떻게 시뮬레이션에서 구현해낼 수 있는지에 대해 설명하였다. 또한 실제 전착라인의 시뮬레이션 적용을 통하여 일정기간 내 결과 검토가 가능한지 실측결과와 비교하여 얼마나 정확한지, 나아가 설계변경을 통하여 얼마나 효율적으로 재 결과 검토를 할 수 있는지에 대해서 설명하였다.

## 2. 전착도장 시뮬레이션 방법

일반적으로 전착진행과정을 구분하여 정리하면 다음과 같다.

- 전착도료: 전착특성
- 전착라인: 전착탱크, 전극 등과 전압특성, 전착라인속도
- BIW 모델: BIW의 CAD 데이터

컴퓨터시뮬레이션에서 전착과정을 정확하게 구현하기 위해서는 도료의 전착특성을 분석하는 작업이 필수적이라 할 수 있다. 크게 2가지 요인으로 요약할 수 있다. BIW의 금속패널들은 전처리 과정으로 인산염 피막처리를 하게 되는데 이 인산염 피막처리는 금속패널의 종류에 따라 피막액의 조성이나 피막의 두께가 서로 다르게 적용된다. 이로 인해 금속패널의 종류마다 표면저항 값이 서로 다르게 되어

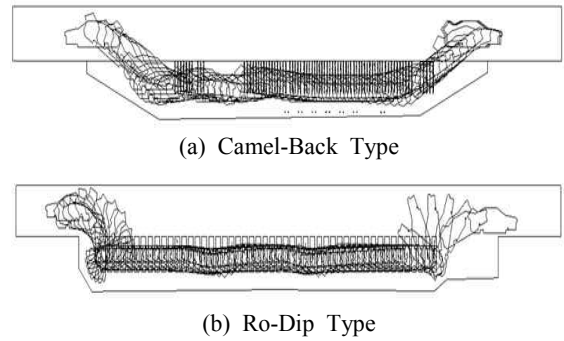


Fig. 2. Typical E-coating process.

초기 전착과정에 영향을 미치게 한다. 따라서 BIW를 구성하고 있는 금속패널을 종류별로 구분하여, 전착 도료특성을 분석하는 것이 필요하다. 또 다른 고려사항으로 도료의 유속에 따른 특성분석이 필요하다. 도료전착이 진행될 때 금속표면에서의 수산화이온 분포는 도료의 전착속도를 결정하는 중요한 요인이 된다. 따라서 도료의 유속에 따라 전착속도가 어떻게 변화되는지 분석하는 것이 필요하다. 상기 두 가지 이유로 인하여 전착도료의 전기화학적 특성을 분석하는 것은 필요하다.

전착도장라인의 상세정보를 정리하여 전착 시뮬레이션의 조건으로 입력하는 과정이다. 필요한 상세정보는 아래와 같다.

- 전착탱크의 치수
- 도료의 수위
- 전극의 위치, 모양, 치수
- 전착라인의 속도
- BIW 궤적 및 회전 정도,
- 시간에 따른 전압특성

전착탱크 내 도료의 수위를 입력하는 이유는 BIW의 입조 및 출조시 수위에 따라 전착가능 부위를 구분하기 위해서이다. 널리 활용되고 있는 전착방식으로 크게 2가지로 구분되는데 Camel-Back, Ro-Dip 방식으로 나누어지며 이를 Fig. 2에 나타내었다. 각각의 방식에 따라 BIW 궤적, 회전 정도 등이 달라지기 때문에 이에 대한 상세정보 입력이 필수적이다.

BIW 차체설계에 따라 전착결과에 미치는 영향은 상당히 크다. 신규차량개발에 투입된 각각의 부서는 차체설계를 서로 다른 관점에서 바라다보고 있다. 예를 들면 충돌부서에서는 설계강도 취약부위에 보강재를 추가하려고 노력한다. 소음진동부서에서는 소음경로에 해당하는 패널 구멍들을 막으려고 노력한다. 부식내구부서에서는 패널에 구멍을 뚫어서 추가하려고 한다. 패널에 구멍을 추가하려는 노력은

전착과정에서 발생할 수 있는 공기기포를 제거하고 패널내부 구조물에서의 도장두께 부족분이 발생하는 것을 방지하기 위한 공간확보차원이다. 반대로 새로운 보강재의 추가는 보강재 주변까지 전착두께에 악영향을 미칠 수 있다.

일반적으로 BIW CAD 모델은 500여개의 크고 작은 파트로 구성되어 있을 뿐만 아니라 얇은 금속패널이 겹겹이 겹쳐 있으며 다양한 크기의 파트 및 내부 홀에 대해서도 정확하게 표현해야 하기 때문에 매우 복잡하여 컴퓨터에서 다루기가 쉽지 않다. 예를 들면 금속패널에서의 전류밀도에 의해 도료전착이 진행되기 때문에 때로는 작은 파트로 인하여 전류의 진행방향이 바뀔 수 있어 BIW내의 모든 형상을 있는 그대로 표현하는 것이 필수적이라 할 수 있다. 컴퓨터에서 이와 같이 매우 복잡한 형상을 처리하는 것은 아주 현명한 방법을 사용하지 않는 한 매우 느린 작업 일 수밖에 없다. 따라서 전착시물레이션 작업에서 빠른 컴퓨터응답속도는 성공적인 시물레이션작업수행을 위해 필수적인 요소라 할 수 있다.

일반적으로 BIW CAD 모델은 표준 CAD 소프트웨어인 CATIA로 작업된다. 특정분야 예를 들면 충돌해석과 같은 경우에는 해당해석수행을 위해서 필요한 기술들이 CAD상에서 최적화 되어있다. 그러나 전착시물레이션소프트웨어의 경우 아래와 같은 추가적인 내용이 필요하다.

- CAD 가장자리(edge)간에는 서로 연결되어있어야 한다.
- CAD 모델링은 3차원형상으로 준비되어야 한다.
- 사소한 부위는 제거되어야 한다. 메시 요소를 급격하게 증가시킨다.

상기 내용을 때로는 자동화하려고 해도 궁극적으로 더 많은 수작업이 필요할 수도 있다. 따라서 이와 같은 내용은 시물레이션 입력을 위한 초기작업에서 관리되어야 한다. 메시작업과 같은 시물레이션 작업이 추가로 진행된다면 컴퓨터 응답속도는 더욱 느려지게 된다.

### 3. 전착도료 실험 및 시물레이션 결과

도료의 전착특성을 분석하기 위해 전착도료 샘플 및 금속패널 샘플을 이용하여 아래 Fig. 3과 같이 실험실에서 실험을 진행하였다.

도료 공급업체는 기본적인 도료원료에 첨가제의 조성비를 달리하여 서로 다른 전착도료를 제공하고 있다. 따라서 도료 공급업체는 공급된 도료의 품질보증을 위해 생산과정을 계속 관찰하게 된다. 따라서 실험실에 사용될 도료샘플은 도료공급업체로부터 공급받는 것이 아니라 전착라인에서 사용하고 있는 도료이어야 하며, 금속패널 샘플은 실제

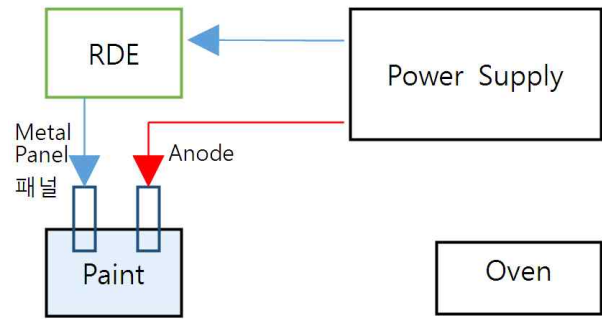


Fig. 3. Overview of experimental setup.

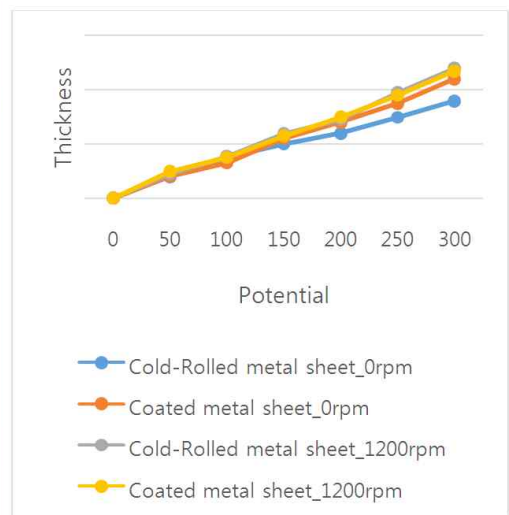


Fig. 4. Effect of potential on layer thickness.

생산에 적용되고 있는 강판으로 전 처리과정으로는 린스, 수세, 인산염 피막처리가 되어야 하며, 후 처리로는 오븐에서 가열 처리된다.

서로 다른 금속패널에서의 도료 전착특성 파악은 일정한 실험계획법에 따라 적용되어야 한다. 도료온도, 교반 등도 실제운영조건과 유사하게 적용하였다.

Fig. 4는 금속패널의 종류별, 도료 유속에 따라 전착두께의 영향 정도를 나타낸 그래프이다. 강판의 종류와는 무관하게 정지상태 보다는 유속 1200 rpm에서 전착두께가 증가되는 경향을 얻을 수 있었다. 냉연강판의 경우 최대 25% 두께증가를 나타내었으며, 도금강판의 경우 소폭증가에 그쳤다. 전착두께의 차이는 있지만 가해진 전압에 따라 비례하는 정도는 유사한 경향을 나타내었다. 이 그래프를 통하여 금속패널의 종류별, 유속별 전착두께를 정량적으로 파악할 수 있었다.

실험에서 얻은 데이터는 시물레이션의 입력 값으로 제공된다. 금번 실험에서 얻은 값은 향후 동일 생산라인에서 동

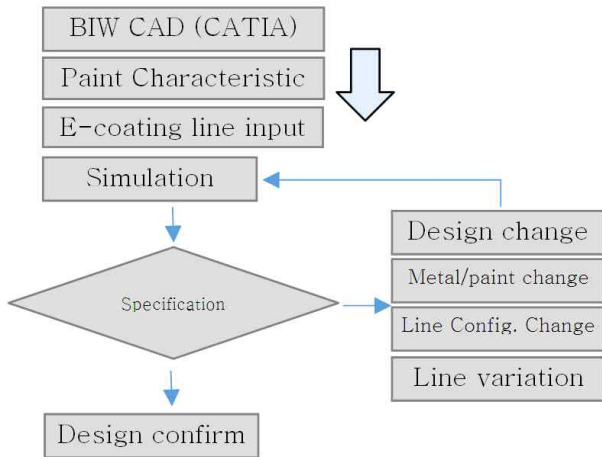


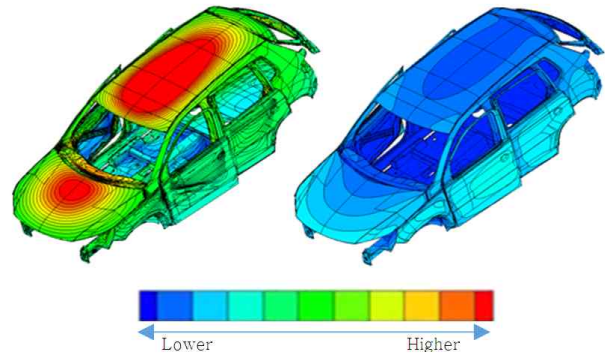
Fig. 5. Procedure of E-coating simulation.

일 금속패널로 구성된 모든 BIW에 적용될 수 있다. 따라서 한번 파악된 도료의 전착특성은 동일 생산라인에서 다시 파악할 필요가 없기 때문에 소프트웨어 내 데이터베이스화하여 저장한다. Fig. 5는 전착시뮬레이션 수행절차에 대해서 나타내었다.

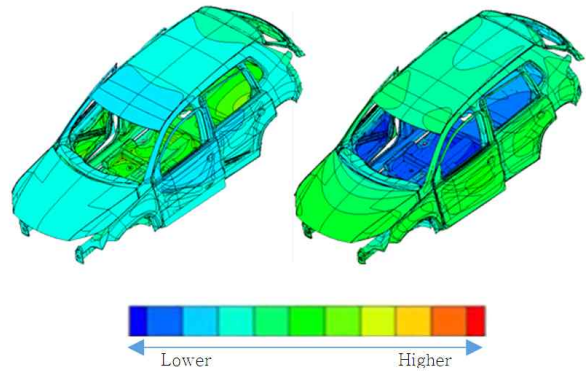
전착도장 시뮬레이션의 전착도료 특성분석, 전착라인의 상세정보 입력, BIW CAD 입력이 서로 함께 연계 반영되어야 정확한 결과 값을 도출할 수 있다. 전착시뮬레이션은 전류밀도 분포를 우선 계산수행하고, 설명된 입력 값들을 고려하여 BIW의 각 금속패널에서의 전착두께를 계산하여 나타내준다.

시뮬레이션 결과분석 후 전착두께가 규격에 미달인 경우에는 설계변경 (전착 홀의 크기, 위치, 전착 홀 추가, 패널의 형상변경) 혹은 재질변경 (강판의 종류나 도료변경) 혹은 전착라인변경 (전착조의 형상크기, 전극위치, 도료의 유속, 도료온도) 혹은 라인변수 변경 (BIW의 입,출수각, 무빙파트 열림각도, 이동속도 및 위치)을 통하여 전착두께를 최적화할 수 있다.

전착시뮬레이션은 시간에 따라 전착과정에서 발생하는 서로 다른 전기화학적조건을 반영할 수 있어야 한다. 전체해석수행은 여러 개의 시간단계 (time step)로 나누어지며 대개 백여 개로 각각의 시간단계에서 정확한 전류밀도 및 두께결과가 계산되어야 한다. 이 의미는 n번째 시간단계에서의 결과 값은 n-1번째 시간단계에서의 결과 값으로부터 계산된다. 따라서 각 해당 시간단계에서 BIW 및 전착라인의 정확한 전착상태를 반영해야 한다. 예를 들면 전착탱크 내 BIW가 어떤 위치에 어떤 각도로 있는가? 몇 번째 전극이 동작 중인가? 인가된 전압 값은 얼마인가? BIW와 전극과의 거리는 얼마인가? BIW와 전착도료 수면까지의 거리는 얼마인가? 등이다.



(a)Current density (b) Paint thickness  
Fig. 6. Current density (a) and coating thickness (b) distribution from e-coating simulation at the initial stage.



(a)Current density (b) Paint thickness  
Fig. 7. Current density (a) and coating thickness (b) distribution from e-coating simulation at the intermediate stage.

컴퓨터시뮬레이션을 수행하게 되면 각 시간단계별로 전류밀도 및 전착두께를 BIW 표면에서 확인할 수 있다. 전착라인의 전류는 전류의 고유특성상 최단경로를 구성하여 흐른다. 즉 전극에서 가장 가까운 위치에 있는 BIW 금속패널의 표면으로 전류가 흐르게 된다. 이 전류에 의해 도료전착이 진행되며 전착두께가 두꺼워짐에 따라 금속표면에 저항성분이 증가하게 되고 전류는 다시 저항성분이 적은 다른 최단경로를 찾아 흐르게 된다. 이를 Fig. 6에 나타내었다.

전착 초기 진행과정 중 하나로서 Fig. 6. (a)는 전류밀도 분포를 Fig. 6. (b)는 전착두께를 나타내었다. Fig. 6. (b)에서 밝은 파란색의 도어나 엔진후드는 다른 위치의 짙은 파란색에 비해 상대적으로 전착이 잘 진행되었음을 나타낸다. 반면 Fig. 6. (a)에서 붉은 색의 엔진후드와 루프는 탱크전극에서 해당 엔진후드 및 루프로 전류경로가 구성된 것을 나타낸다. 전착두께 관점에서 보면 Fig. 6. (b)는 현재의 전착두께분포를 Fig. 6. (a)는 향후 전착두께 진행위치를 나타낸다. 전착초기 진행과정에서는 차체외부에서만 높은

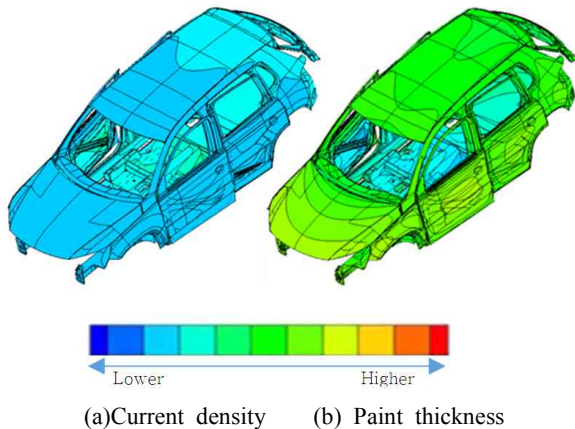


Fig. 8. Current density (a) and coating thickness (b) distribution from e-coating simulation at the end stage.

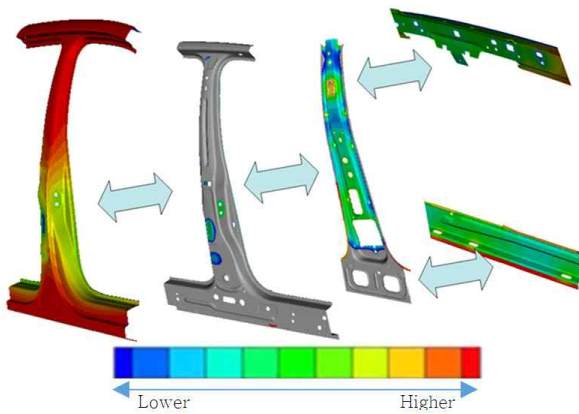


Fig. 9. Layer thickness of internal structures (B-Pillar).

전류밀도를 나타낸다. 이것은 차체내부로 전착이 진행되지 않는 것을 의미한다. 전착중간 진행과정을 Fig. 7에 나타내었다.

차체외부에서의 전착이 어느 정도 진행되고 나면 차체외부에서 표면저항이 증가하게 되어 전류는 차체외부에서 차체내부로 경로를 재구성하게 된다. Fig. 7. (b)의 외부에서 초록색은 전착이 어느 정도 진행된 것을 내부의 짙은 파란색은 전착이 진행되지 않은 것을 나타낸다. 반면 Fig. 7. (a)는 차체내부에서 연두색의 높은 전류밀도를 나타내어 향후 차체내부로 전착이 빠르게 진행 될 것임을 나타낸다. 한편 차체외부에서의 전류밀도가 내부보다는 약하게 형성되어 있는 것은 차체외부에서 충분한 전착이 이루어지지 않아 향후 차체외부에서 꾸준히 전착이 진행됨을 의미한다. 전착후기 진행과정을 Fig. 8에 나타내었다.

차체외부뿐만 아니라 내부까지 전착이 잘 진행되고 있음을 나타낸다. 전착이 차체 외부 및 내부로 충분히 진행되고 나면 표면저항이 높게 되어, 전류는 금속패널의 내부공간으

로 경로를 재구성하게 된다. 이 경우는 전착진행과정의 거의 마지막 단계로서 차체외부 및 내부의 표면저항이 클 경우 Rocker panel, B-pillar와 같은 내부공간으로 전착이 진행하게 된다. B-pillar와 같은 내부공간에서의 해석결과를 Fig. 9에 나타내었다.

Fig. 9에서와 같이 B-Pillar는 여러 개의 금속패널들이 서로 겹쳐졌을 뿐만 아니라 보강재가 포함되어있기 때문에 전류경로가 구성될 충분한 공간이 확보되어있지 않다. 이와 같은 구조물 형상의 경우 최소한의 전착두께 형성을 위해 전착홀의 위치 및 크기를 고려하는 것이 필요하다. B-Pillar와 같은 내부구조물들은 전착과정에서 집중 관심부위이다. 시뮬레이션의 도움 없이 이와 같은 내부구조물에서의 전착두께미달을 개선하거나 설계개선에 따른 효과검증은 매우 어려운 작업이다. 현재까지 도장두께를 검증하는 유일한 방법은 BIW 시제품을 조각조각 절단 분해하여 실제 두께측정을 통하여 검증해왔다. 이 작업은 많은 시간이 소요되는 작업이며, 추가로 설계변경에 따른 개선 검증작업은 주어진 개발기간 이외 추가기간이 요구되어왔다. 전착두께 및 개선 효과를 전착시뮬레이션으로 가능하다고 해서 실제차량 검증을 완벽하게 대체하지는 못한다. 하지만 실제차량의 검증 횟수를 많이 줄일 수 있다. 이와 같이 시뮬레이션을 이용한 전착검증 작업은 설계자나 엔지니어에게 BIW 설계 및 개선 작업, 개선에 따른 검증작업을 수행함에 시간적 여유가 주어진다라는 것을 의미한다.

일부 시뮬레이션소프트웨어는 시뮬레이션 수행시간을 줄이고, 컴퓨터응답속도를 빠르게 하기 위해 전체 BIW에 대해 해석 수행하지 않고 B-Pillar 만을 수행하는 경우가 있다. B-Pillar만을 해석 수행하면 원하는 목적은 달성할 수 있지만, 그 결과 값은 실제 값과 동떨어질 수밖에 없다. 반드시 B-Pillar와 같은 내부구조물에 대한 설계검증은 내부구조물뿐만 아니라 그 외 BIW 구조물도 함께 고려되어야 한다. 검토된 Elsyca Ecoatmaster는 해석이 두 단계로 나누어 진행된다. 따라서 두 번째 해석수행은 첫 번째 해석결과 값이 경계조건으로 제공되는 해석기법이다. BIW 내부구조물의 경우 별도로 여러 구간으로 나누어 해석이 가능하며 B-pillar만 해석수행 하더라도 나머지 BIW를 고려하면서 2일이내에 결과 검토가 가능하다.

금번 전착시뮬레이션을 위해 사용한 컴퓨터 사양은 Intel Xeon 3.3Ghz, 메인 메모리 32Gbyte, 64bit Window 7 OS에서 수행하였다. 2개의 전착라인으로부터 BIW 내부 및 외부 금속패널에서의 전착두께를 실제차량 평가결과와 시뮬레이션 결과를 비교하여 Fig. 10에 나타내었다. 비교부위는 차체외부는 제외시켰으며, 차체내부 공간 중 Rocker Panel 외 3 곳을 선정하여 비교하였다.

2곳의 생산라인으로부터 서로 다른 전착방식(Camel-Back, Ro-Dip), 서로 다른 전착도료와 동일한 BIW에 대

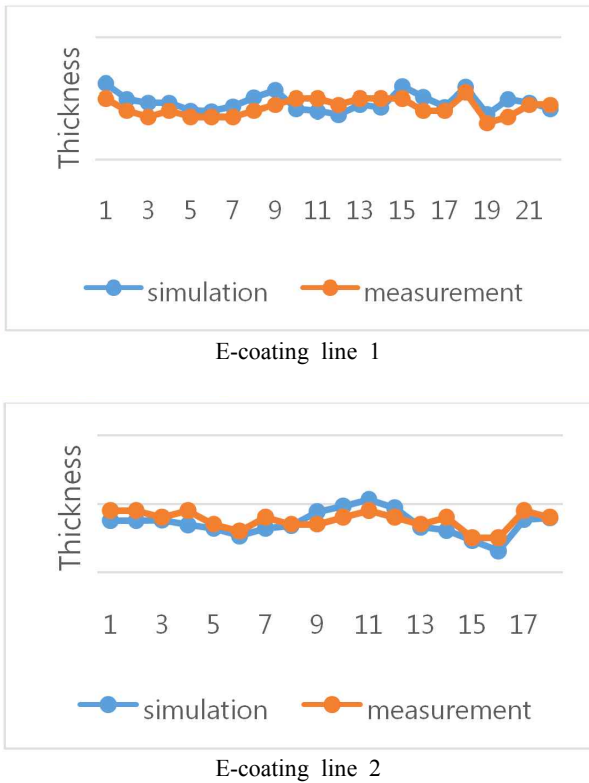


Fig. 10. Results on simulated paint thickness and measured paint thickness with the line.

해 실제차량 평가와 시뮬레이션 결과를 비교 분석한 결과 평균 2 μm 이내의 오차를 확인하였으며, 1개 BIW에 대해 3주내에 결과분석이 가능하다는 것을 확인하였다. 일부 부위는 실제 금속패널형상과 해석 CAD 형상이 서로 상이하여 결과분석에서 제외시켰다.

#### 4. 결론

지금까지 전착분야에서 전착라인의 진행과정이 전기화학분야로 어떻게 나타낼 수 있고, 어떻게 시뮬레이션에서 구현 되는지에 대해서 설명하였다.

금번 시뮬레이션 결과에서 얻은 수치는 전착분야에서 규격미달에 대한 전착 평가에 있어 결과의 정확성과 신제품 개발일정을 고려할 때 대단히 만족할만한 결과로 평가된다. 따라서 검토된 Elsyca Ecoatmaster는 아래와 같은 장점이 있다.

- 도료의 전착특성 실험을 통하여 전착도료의 유속 및 금속패널의 종류에 따라 전착두께에 미치는 영향을 수치화하여 전착두께 결과 값의 정확성에 기여하였다.
- 전착분야의 특성상 BIW CAD데이터의 복잡성으로 인하여 작업수행 시에 컴퓨터 응답속도가 현저하게 느려진다. CAD 데이터를 stl 파일포맷으로 변환하고 이를 바탕으로 기술 개발되어, stl데이터와 요소분할정보 그리고 해석결과데이터를 모두 합쳐서 원래 BIW CAD 데이터 용량의 30 % 수준으로 빠른 컴퓨터응답속도를 유지할 수 있도록 하였다.
- Rocker panel, B-pillar와 같이 해당 내부 구조물의 설계변경에 따른 개선안을 2일안에 개선안을 검토할 수가 있다.
- 금번 수행프로그램은 PC환경에서 개발된 소프트웨어로 해석 컴퓨터 대수를 증가시키면 시뮬레이션 수행시간을 보다 더 단축이 가능하다.

일반적으로 시뮬레이션 작업은 자동차업체에서 신규차량의 개발기간을 단축하는데 일조해왔다. 이와 같은 시뮬레이션소프트웨어의 장점에 대해서는 의심할 바가 없다. 또한 신규차량개발에 참여하는 서로 다른 부서와의 상호 협업할 수 있도록 해준다.

이제 더 이상 전착분야에서 기존 경험에 의해 제한적인 작업만 하지 않아도 된다. 또한 정해진 개발기간 내 시뮬레이션결과를 도출하지 못하거나 정확한 결과 값을 내지 못하는 보조프로그램을 사용하지 않아도 된다. 전착분야에서 전기화학적 특성을 고려한 전착시뮬레이션은 해당분야를 구현하여 시뮬레이션 할 수 있는 수준에 도달하였으며, 신규차량 개발에 있어 필수적인 요인으로 자리매김될 것으로 확신한다.

#### References

1. Cindy Oravitz, Electrocoating, p. 31, Electrocoat Association, Cincinnati, OH, USA (2002).
2. K. Ellwood, J. Tardiff, L. Gray, P. Gaffney, J. Braslaw, K. Moldekleiv, A. Halvorsen, *SAE Int., J. Mater. Manuf.*, **2**, 234 (2009).
3. T. Kashiyama, *SAE Int. Technical Paper*, Paper # 2011-32-0639 (2011).